

Attorney Docket No. 1568.1092

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:

Dong-Jin PARK

Application No.:

Group Art Unit:

Filed: March 10, 2004

Examiner:

For: FIELD-SEQUENTIAL LIQUID CRYSTAL DISPLAY PANEL IN WHICH STORAGE CAPACITORS ARE FORMED USING SCAN ELECTRODE LINES

**SUBMISSION OF CERTIFIED COPY OF PRIOR FOREIGN
APPLICATION IN ACCORDANCE
WITH THE REQUIREMENTS OF 37 C.F.R. § 1.55**

Commissioner for Patents
PO Box 1450
Alexandria, VA 22313-1450

Sir:

In accordance with the provisions of 37 C.F.R. § 1.55, the applicant(s) submit(s) herewith a certified copy of the following foreign application:

Korean Patent Application No(s). 2003-47717

Filed: July 14, 2003

It is respectfully requested that the applicant(s) be given the benefit of the foreign filing date(s) as evidenced by the certified papers attached hereto, in accordance with the requirements of 35 U.S.C. § 119.

Respectfully submitted,

STAAS & HALSEY LLP

Date: March 10, 2004

By:

Michael D. Stein
Registration No. 37,240

1201 New York Ave, N.W., Suite 700
Washington, D.C. 20005
Telephone: (202) 434-1500
Facsimile: (202) 434-1501



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 10-2003-0047717
Application Number

출원년월일 : 2003년 07월 14일
Date of Application JUL 14, 2003

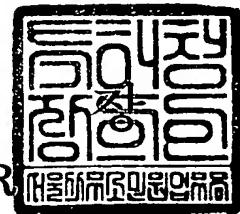
출원인 : 삼성에스디아이 주식회사
Applicant(s) SAMSUNG SDI CO., LTD.



2003년 10월 07일

특허청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0001
【제출일자】	2003.07.14
【국제특허분류】	H01J
【발명의 명칭】	주사 전극 라인을 사용하여 저장 캐퍼시터가 형성된 필드-순차 형 액정 디스플레이 패널
【발명의 영문명칭】	Field-sequential liquid crystal display panel wherein storage capacitor is formed using scan electrode line
【출원인】	
【명칭】	삼성에스디아이 주식회사
【출원인코드】	1-1998-001805-8
【대리인】	
【성명】	이영필
【대리인코드】	9-1998-000334-6
【포괄위임등록번호】	1999-050326-4
【대리인】	
【성명】	이해영
【대리인코드】	9-1999-000227-4
【포괄위임등록번호】	2000-004535-8
【발명자】	
【성명의 국문표기】	박동진
【성명의 영문표기】	PARK, Dong Jin
【주민등록번호】	731130-1183119
【우편번호】	704-400
【주소】	대구광역시 달서구 월성동 84번지 월성주공1단지 105동 307호
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사 를 청구합니다. 대리인 이영필 (인) 대리인 이해영 (인)

【수수료】

【기본출원료】	20	면	29,000	원
【가산출원료】	6	면	6,000	원
【우선권주장료】	0	건	0	원
【심사청구료】	5	항	269,000	원
【합계】	304,000 원			
【첨부서류】	1. 요약서·명세서(도면)_1통			

【요약서】**【요약】**

본 발명에 따른 필드-순차형 액정 디스플레이 패널에서는, 각각의 셀 영역이 박막 트랜지스터 및 셀 전극을 포함하고, 박막 트랜지스터의 드레인 또는 소오스가 셀 전극에 연결되며, 각각의 주사 전극 라인에 박막 트랜지스터들의 게이트들이 연결되고, 각각의 데이터 전극 라인 이 박막 트랜지스터들의 소오스들 또는 드레인들에 연결된다. 여기서, 각각의 셀 전극과 각각의 셀 전극에 인접되는 주사 전극 라인 사이에 각각의 셀 전극에 인가되는 전압을 유지시키기 위한 저장 캐퍼시터들이 형성된다.

【대표도】

도 8

【명세서】**【발명의 명칭】**

주사 전극 라인을 사용하여 저장 캐퍼시터가 형성된 필드-순차형 액정 디스플레이 패널
{Field-sequential liquid crystal display panel wherein storage capacitor is formed using
scan electrode line}

【도면의 간단한 설명】

도 1은 통상적인 필드-순차형(field-sequential) 액정 디스플레이 장치의 구성을 보여주는 도면이다.

도 2는 도 1의 필드-순차형 액정 디스플레이 패널의 구동 방법을 보여주는 타이밍도이다.

도 3은 종래의 필드-순차형 액정 디스플레이 패널의 구성을 보여주는 회로도이다.

도 4는 도 3의 필드-순차형 액정 디스플레이 패널의 하부 기판의 패턴 구조를 보여주는 평면도이다.

도 5는 도 4의 제1 열 및 제1 칼럼의 셀 영역의 박막 트랜지스터를 수평 방향으로 절단함에 따른 단면도이다.

도 6은 본 발명의 일 실시예의 필드-순차형 액정 디스플레이 패널의 구성을 보여주는 회로도이다.

도 7은 본 발명의 또 다른 실시예의 필드-순차형 액정 디스플레이 패널의 구성을 보여주는 회로도이다.

도 8은 도 7의 필드-순차형 액정 디스플레이 패널의 하부 기판의 패턴 구조를 보여주는 평면도이다.

도 9는 액티브 매트릭스 액정 디스플레이 패널에서 셀 전극의 전압 유지 시간에 대한 저장 캐페시터의 필요 캐페시턴스의 일 예를 보여주는 그래프이다.

<도면의 주요 부분에 대한 부호의 설명>

10...액정 디스플레이 패널, 40...조명 장치,

51...데이터 변환부, 52...영상 메모리,

53...버퍼, 54...주사 구동부,

55...데이터 구동부, 56...조명 제어부,

57...제어부, T_R ...적색 필드,

T_G ...녹색 필드, T_B ...청색 필드,

T_{RS} , T_{GS} , T_{BS} ...주사 시간, T_{RL} , T_{GL} , T_{BL} ...조명 시간,

LS_1 , LS_2 , LS_3 ...주사 전극 라인들, LD_1 , LD_2 , LD_3 ...데이터 전극 라인들,

S...소오스, G...게이트,

D...드레인, COM...공통 전극 라인,

C_{11R} 내지 C_{21B} ...저장 캐페시터들, E_{11R} 내지 E_{21B} ...셀 전극들,

L_{11R} 내지 L_{21B} ...액정 셀들, 332...박막 트랜지스터들,

CT...콘택 영역들, 51...하부 투명 기판,

52... 절연층, t_{GF} ... 전압 유지 시간,

C_{ST} ... 저장 캐페시터의 필요 캐페시턴스.

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<26> 본 발명은, 필드-순차형(field-sequential) 액정 디스플레이 패널에 관한 것으로서, 보다 상세하게는, 단위 프레임(frame)마다 계조 디스플레이를 위한 필드들이 존재하는 필드-순차형 액정 디스플레이 장치에 포함된 액정 디스플레이 패널에 관한 것이다.

<27> 통상적인 필드-순차형 액정 디스플레이 장치 예를 들어, 2003년 대한민국 특허 공개 번호 제27717호의 필드-순차형 액정 디스플레이 장치에서는, 프레임마다 적색, 녹색, 및 청색의 배광(back-light)을 순차적으로 발생시키는 조명 장치가 액정 디스플레이 패널의 아래에 설치된다. 또한, 단위 프레임이 적색, 녹색, 및 청색 필드들로 구분된다. 적색 필드에서는, 적색의 배광만이 발생되고 적색 셀의 위치의 액정들이 구동된다. 녹색 필드에서는, 녹색의 배광만이 발생되고 녹색 셀의 위치의 액정들이 구동된다. 청색 필드에서는, 청색의 배광만이 발생되고 청색 셀의 위치의 액정들이 구동된다.

<28> 도 1을 참조하면, 통상적인 필드-순차형 액정 디스플레이 장치는 액정 디스플레이 패널(10), 조명 장치(40), 데이터 변환부(51), 영상 메모리(52), 버퍼(53), 주사 구동부(54), 데이터 구동부(55), 조명 제어부(56), 및 제어부(57)를 포함한다.

<29> 제어부(57)는 데이터 변환부(51), 영상 메모리(52), 버퍼(53), 주사 구동부(54), 데이터 구동부(55), 및 조명 제어부(56)의 동작을 제어한다.

<30> 조명 제어부(56)의 제어에 따라 동작하는 조명 장치(40)는 액정 디스플레이 패널(10)의 아래에 설치되어 프레임마다 적색, 녹색, 및 청색의 배광을 순차적으로 발생시킨다.

<31> 제어부(57)의 제어에 따라 동작하는 데이터 변환부(51)는 입력되는 영상 데이터를 적색 데이터, 녹색 데이터, 및 청색 데이터로 변환시키고, 제어부(57)로부터의 기입 명령 신호에 따라 영상 메모리(52)에 저장된다. 영상 메모리(52)에 저장된 각 색상의 데이터는 제어부(57)로부터의 판독 명령 신호에 따라 각 색상 별로 버퍼(53)에 전송된다. 버퍼(53)에 입력된 각 색상의 영상 데이터는 직렬 데이터의 형식으로 데이터 구동부(55)에 입력된다. 데이터 구동부(55)는 각 색상 별로 순차적으로 입력되는 직렬 데이터를 처리하여, 액정 디스플레이 패널(10)의 데이터 전극 라인들을 구동한다. 또한, 주사 구동부(54)는 제어부(57)로부터의 타이밍 제어 신호에 따라 액정 디스플레이 패널(10)의 주사 전극 라인들을 구동한다.

<32> 도 2는 도 1의 필드-순차형 액정 디스플레이 패널(10)의 구동 방법을 보여준다. 도 1 및 2를 참조하면, 단위 프레임은 적색 필드(T_R), 녹색 필드(T_G), 및 청색 필드(T_B)로 구분된다. 각각의 필드(T_R, T_G, T_B)는 주사 시간(T_{RS}, T_{GS}, T_{BS})과 조명 시간(T_{RL}, T_{GL}, T_{BL})으로 구분된다. 주사 시간(T_{RS}, T_{GS}, T_{BS})에서는, 주사 전극 라인들(LS_1, \dots, LS_n)에 순차적으로 주사 신호가 인가되면서 데이터 전극 라인들에 데이터 신호가 인가되어, 액정 셀들이 구동된다. 조명 시간(T_{RL}, T_{GL}, T_{BL})에서는, 조명 장치(40)로부터 소정 색상의 배광(back-light)이 액정 셀들을 통하여 액정 디스플레이 패널(10) 위로 출사된다.

<33> 한편, 칼라-필터형 액정 디스플레이 패널을 구동하는 경우, 단위 프레임에서 모든 주사 전극 라인들이 각각 1 회씩 주사되고 전압이 유지된다. 따라서, 필드-순차형 액정 디스플레이 장치의 경우, 칼라-필터형 액정 디스플레이 장치에 비하여 고속 주사가 요구되고, 주사 후의 전압 유지 시간이 매우 짧다. 주사 시간(T

T_{RS} , T_{GS} , T_{BS})과 조명 시간(T_{RL} , T_{GL} , T_{BL})이 동일하게 설정된 경우, 상기 전압 유지 시간은 각각의 주사 전극 라인에 따라 칼라-필터형 액정 디스플레이 장치에 비하여 약 1/3 내지 1/6 배의 전압 유지 시간이 필요하다. 예를 들어, 제1 주사 전극 라인(LS_1)의 액정 셀들의 전압 유지 시간은 칼라-필터형 액정 디스플레이 장치에 비하여 약 1/3 배의 전압 유지 시간이 필요하다. 제n 주사 전극 라인(LS_n)의 액정 셀들의 전압 유지 시간은 칼라-필터형 액정 디스플레이 장치에 비하여 약 1/6 배의 전압 유지 시간이 필요하다.

<34> 도 2 및 3을 참조하여, 도 1의 액정 디스플레이 패널(10)의 종래의 구성을 설명하면 다음과 같다. 이하의 설명에 있어서, 박막 트랜지스터(332)의 드레인과 소오스는 서로 바뀌어질 수 있다.

<35> 각각의 셀 영역은 박막 트랜지스터(332) 및 셀 전극(E_{11R} 내지 E_{31B})을 포함한다. 박막 트랜지스터(332)의 드레인(D)은 셀 전극(E_{11R} 내지 E_{31B})에 연결된다. 박막 트랜지스터들(332)의 게이트들(G)은 주사 구동부(54)로부터의 각각의 주사 전극 라인(LS_1 내지 LS_3)에 연결된다. 데이터 구동부(55)로부터의 각각의 데이터 전극 라인(LD_1 내지 LD_3)은 박막 트랜지스터들(332)의 소오스들(S)에 연결된다. 셀 전극(E_{11R} 내지 E_{31B})과 공통 전극 라인들(COM) 사이에는 주사 후의 전압 유지를 위한 저장 캐퍼시터들(C_{11R} 내지 C_{31B})이 연결된다.

<36> 이와 같이 구성된 종래의 필드-순차형 액정 디스플레이 패널(10)의 구동 과정을 적색 필드(T_R)를 예를 들어 살펴보기로 한다.

<37> 제1 주사 전극 라인(LS_1)에 높은 전압(N-채널인 경우)의 주사 신호가 인가되면, 제1 주사 전극 라인(LS_1)의 박막 트랜지스터들이 터-온되고, 데이터 구동부(55)로부터의 적색용 데이터 전압 신호가 적색용 셀 전극(E_{11R})에 인가되어, 적색용 액정 셀(L_{11R})이 구동된다. 이와 같

은 주사 동작은 주사 시간(T_{RS}) 동안에 다음 주사 전극 라인들(LS_2 내지 LS_n)에 대해서도 순차적으로 수행된다.

<38> 각각의 주사 전극 라인의 주사 종료 시점들로부터 조명 시간(T_{RL})의 시작 시점까지의 시간들에서 수행되는 전압 유지 동작은 적색용 저장 캐페시터들(C_{11R} 내지 C_{31R})에 의하여 이루어진다.

<39> 조명 시간(T_{RL})에서는, 조명 장치(40)로부터 적색의 배광(back-light)이 적색용 액정 셀들(L_{11R} 내지 L_{31R})을 통하여 액정 디스플레이 패널(10) 위로 출사된다.

<40> 도 4는 도 3의 필드-순차형 액정 디스플레이 패널(10)의 하부 기판의 패턴 구조를 보여준다. 도 5는 도 4의 제1 열 및 제1 칼럼의 셀 영역의 박막 트랜지스터를 수평 방향으로 절단함에 따른 단면을 보여준다.

<41> 도 4 및 5를 참조하면, 하부 클라스 기판(51) 위에 게이트 전극들(G)을 포함한 주사 전극 라인들(LS_1 내지 LS_n)이 형성된다. 주사 전극 라인들(LS_1 , LS_2) 위에는 절연층(52)이 형성되고, 이 절연층(52) 위에 반도체층(SE)이 형성된다. 이 반도체층(SE) 위에는 소오스 전극들(S)을 포함한 데이터 전극 라인들(LD_1 내지 LD_3), 및 드레인 전극들(D)이 형성된다. 데이터 전극 라인들(LD_1 내지 LD_3) 및 드레인 전극들(D) 위에는 절연층(52)이 형성되고, 이 절연층(52) 위에 공통 전극 라인들(COM)이 형성된다. 공통 전극 라인들(COM) 위에도 절연층(52)이 형성되는 한편, 드레인 전극들(D) 위에 금속 콘택(CT)이 형성된다. 공통 전극 라인들(COM) 위의 절연층(52) 위에는 셀 전극(E_{11R} 내지 E_{11B})이 형성된다. 공통 전극 라인(COM)과 셀 전극(E_{11R} 내지 E_{11B})이 대향되도록 배열됨에 의하여 저장 캐페시터(C_{11R} 내지

C_{31B})가 형성된다. 여기서, 공통 전극 라인들(COM)과 셀 전극(E_{11R} 내지 E_{11B}) 사이의 간격이 짧으므로 저장 캐페시터(C_{11R} 내지 C_{31B})의 캐페시턴스가 칼라-필터형 액정 디스플레이처럼 높다. 따라서, 상기 전압 유지 시간이 칼라-필터형 액정 디스플레이처럼 길다.

<42> 상기와 같은 종래의 필드-순차형 액정 디스플레이 패널에 의하면, 상기 전압 유지 시간이 짧아서 저장 캐페시터(C_{11R} 내지 C_{31B})의 필요 캐페시턴스가 낮음에도 불구하고, 저장 캐페시터(C_{11R} 내지 C_{31B})의 형성을 위하여 공통 전극 라인들(COM)이 하부 기판 위에 별도로 형성된다. 이에 따라, 공통 전극 라인들(COM)의 존재로 인하여, 필드-순차형 액정 디스플레이 패널의 개구율이 낮아져서 휘도 성능이 떨어지는 문제점이 있다.

【발명이 이루고자 하는 기술적 과제】

<43> 본 발명의 목적은, 필드-순차형 액정 디스플레이 패널의 구동 특성에 부합하여 휘도 성능이 높아질 수 있는 필드-순차형 액정 디스플레이 패널을 제공하는 것이다.

【발명의 구성 및 작용】

<44> 상기 목적을 이루기 위한 본 발명의 필드-순차형 액정 디스플레이 패널에서는, 각각의 셀 영역이 박막 트랜지스터 및 셀 전극을 포함하고, 상기 박막 트랜지스터의 드레인 또는 소오스가 상기 셀 전극에 연결되며, 각각의 주사 전극 라인에 상기 박막 트랜지스터들의 게이트들이 연결되고, 각각의 데이터 전극 라인이 상기 박막 트랜지스터들의 소오스들 또는 드레인들에 연결된다. 여기서, 상기 각각의 셀 전극과 상기 각각의 셀 전극에 인접되는 주사 전극 라인 사이에 상기 각각의 셀 전극에 인가되는 전압을 유지시키기 위한 저장 캐페시터들이 형성된다.

<45> 본 발명의 상기 필드-순차형 액정 디스플레이 패널에 의하면, 필드-순차형 액정 디스플레이 패널의 구동 특성에 부합하여 상기 저장 캐페시터가 상기 셀 전극과 상기 셀 전극에 인접

되는 주사 전극 라인 사이에 형성된다. 이에 따라, 저장 캐퍼시터들의 형성을 위하여 전극 라인들 예를 들어, 공통 전극 라인들이 별도로 형성될 필요가 없으므로, 필드-순차형 액정 디스플레이 패널의 개구율이 높아져서 휙도 성능이 향상될 수 있다.

<46> 이하, 본 발명에 따른 바람직한 실시예가 상세히 설명된다. 여기서, 도 1 및 2와 관련된 사항은 본 발명의 실시예에 동일하게 적용된다.

<47> 도 2 및 6을 참조하여, 도 1의 액정 디스플레이 패널(10)의 본 발명에 따른 구성을 설명하면 다음과 같다. 이하의 설명에 있어서, 박막 트랜지스터(332)의 드레인과 소오스는 서로 바뀌어질 수 있다.

<48> 각각의 셀 영역은 N-채널형 박막 트랜지스터(332) 및 셀 전극(E_{11R} 내지 E_{31B})을 포함한다. 박막 트랜지스터(332)의 드레인(D)은 셀 전극(E_{11R} 내지 E_{31B})에 연결된다. 박막 트랜지스터들(332)의 게이트들(G)은 주사 구동부(54)로부터의 각각의 주사 전극 라인(LS_1 내지 LS_3)에 연결된다. 데이터 구동부(55)로부터의 각각의 데이터 전극 라인(LD_1 내지 LD_3)은 박막 트랜지스터들(332)의 소오스들(S)에 연결된다. 셀 전극(E_{11R} 내지 E_{31B})과 각각의 주사 전극 라인(LS_1 내지 LS_3) 사이들에는 주사 후의 전압 유지를 위한 저장 캐퍼시터들(C_{11R} 내지 C_{31B})이 연결된다.

<49> 이와 같이 구성된 본 발명에 따른 필드-순차형 액정 디스플레이 패널(10)의 동작 과정을 각 필드(T_R, T_G, T_B) 별로 살펴 보기로 한다.

<50> 먼저, 적색 필드(T_R)의 주사 시간(T_{RS})에서의 동작 과정은 다음과 같다.

<51> 제1 주사 전극 라인(LS_1)에 높은 전압 예를 들어, 18 볼트(V)의 주사 신호가 인가되면, 제1 주사 전극 라인(LS_1)의 박막 트랜지스터들이 터-온되고, 데이터 구동부(55)로부터의 데이

터 전압 신호가 적색용 셀 전극(E_{11R})에 인가되어, 적색용 액정 셀(L_{11R})이 구동된다. 여기서, 데이터 전압 신호는 계조에 따라 0(영) 내지 10 볼트(V)를 가지고, 상부 기판의 공통 전극층에는 5 볼트(V)가 인가된다. 이에 따라, 적색용 액정 셀(L_{11R})은 자신에 인가되는 전압 즉, 적색용 셀 전극(E_{11R})과 상부 기판의 공통 전극층 사이의 전압에 따라 내부 배열이 이루어진다.

<52> 상기와 같은 주사 동작은 주사 시간(T_{RS}) 동안에 다음 주사 전극 라인들(LS_2 내지 LS_n)에 대해서도 순차적으로 수행된다.

<53> 각각의 주사 전극 라인의 주사 종료 시점들로부터 적색 조명 시간(T_{RL})의 시작 시점까지의 시간들에서 수행되는 전압 유지 동작은 적색용 저장 캐퍼시터들(C_{11R} 내지 C_{31R})의 충전에 의하여 이루어진다. 주사되지 않는 주사 전극 라인들에는 낮은 전압 예를 들어, -5 볼트(V)가 인가되므로, 적색용 박막 트랜지스터가 턠-오프됨에도 불구하고 적색용 셀 전극들(E_{11R} 내지 E_{31R})의 인가 전압들이 유지될 수 있다. 여기서, 칼라-필터형 액정 디스플레이 패널에 비하여 상기 전압 유지 시간이 상당히 짧으므로, 적색용 셀 전극(E_{11R} 내지 E_{31R})과 각각의 주사 전극 라인(LS_1 내지 LS_3) 사이들에 형성된 저장 캐퍼시터들(C_{11R} 내지 C_{31B})의 용량만으로도 전압 유지 시간을 충분히 유지할 수 있다.

<54> 적색 조명 시간(T_{RL})에서는, 조명 장치(40)로부터 적색의 배광(back-light)이 적색용 액정 셀들(L_{11R} 내지 L_{31R})을 통하여 액정 디스플레이 패널(10) 앞으로 출사된다.

<55> 다음에, 녹색 필드(T_G)의 주사 시간(T_{GS})에서의 동작 과정은 다음과 같다.

<56> 제1 주사 전극 라인(LS_1)에 높은 전압 예를 들어, 18 볼트(V)의 주사 신호가 인가되면, 제1 주사 전극 라인(LS_1)의 박막 트랜지스터들이 턠-온되고, 데이터 구동부(55)로부터의 데이

터 전압 신호가 녹색용 셀 전극(E_{11G})에 인가되어, 녹색용 액정 셀(L_{11G})이 구동된다. 여기서, 데이터 전압 신호는 계조에 따라 0(영) 내지 10 볼트(V)를 가지고, 상부 기판의 공통 전극층에는 5 볼트(V)가 인가된다. 이에 따라, 녹색용 액정 셀(L_{11G})은 자신에 인가되는 전압 즉, 녹색용 셀 전극(E_{11G})과 상부 기판의 공통 전극층 사이의 전압에 따라 내부 배열이 이루어진다.

<57> 상기와 같은 주사 동작은 주사 시간(T_{GS}) 동안에 다음 주사 전극 라인들(LS_2 내지 LS_n)에 대해서도 순차적으로 수행된다.

<58> 각각의 주사 전극 라인의 주사 종료 시점들로부터 녹색 조명 시간(T_{GL})의 시작 시점까지의 시간들에서 수행되는 전압 유지 동작은 녹색용 저장 캐퍼시터들(C_{11G} 내지 C_{31G})의 충전에 의하여 이루어진다. 주사되지 않는 주사 전극 라인들에는 낮은 전압 예를 들어, -5 볼트(V)가 인가되므로, 녹색용 박막 트랜지스터가 턠-오프됨에도 불구하고 녹색용 셀 전극들(E_{11G} 내지 E_{31G})의 인가 전압들이 유지될 수 있다. 여기서, 칼라-필터형 액정 디스플레이 패널에 비하여 상기 전압 유지 시간이 상당히 짧으므로, 녹색용 셀 전극(E_{11G} 내지 E_{31G})과 각각의 주사 전극 라인(LS_1 내지 LS_3) 사이들에 형성된 저장 캐퍼시터들(C_{11G} 내지 C_{31G})의 용량만으로도 전압 유지 시간을 충분히 유지할 수 있다.

<59> 녹색 조명 시간(T_{GL})에서는, 조명 장치(40)로부터 녹색의 배광(back-light)이 녹색용 액정 셀들(L_{11G} 내지 L_{31G})을 통하여 액정 디스플레이 패널(10) 앞으로 출사된다.

<60> 위와 마찬가지로, 청색 필드(T_B)의 주사 시간(T_{BS})에서의 동작 과정은 다음과 같다.

<61> 제1 주사 전극 라인(LS_1)에 높은 전압 예를 들어, 18 볼트(V)의 주사 신호가 인가되면, 제1 주사 전극 라인(LS_1)의 박막 트랜지스터들이 턠-온되고, 데이터 구동부(55)로부터의 데이

터 전압 신호가 청색용 셀 전극(E_{11B})에 인가되어, 청색용 액정 셀(L_{11B})이 구동된다. 여기서, 데이터 전압 신호는 계조에 따라 0(영) 내지 10 볼트(V)를 가지고, 상부 기판의 공통 전극층에는 5 볼트(V)가 인가된다. 이에 따라, 청색용 액정 셀(L_{11B})은 자신에 인가되는 전압 즉, 청색용 셀 전극(E_{11B})과 상부 기판의 공통 전극층 사이의 전압에 따라 내부 배열이 이루어진다.

<62> 상기와 같은 주사 동작은 주사 시간(T_{BS}) 동안에 다음 주사 전극 라인들(LS₂ 내지 LS_n)에 대해서도 순차적으로 수행된다.

<63> 각각의 주사 전극 라인의 주사 종료 시점들로부터 청색 조명 시간(T_{BL})의 시작 시점까지의 시간들에서 수행되는 전압 유지 동작은 청색용 저장 캐퍼시터들(C_{11B} 내지 C_{31B})의 충전에 의하여 이루어진다. 주사되지 않는 주사 전극 라인들에는 낮은 전압 예를 들어, - 5 볼트(V)가 인가되므로, 청색용 박막 트랜지스터가 턴-오프됨에도 불구하고 청색용 셀 전극들(E_{11B} 내지 E_{31B})의 인가 전압들이 유지될 수 있다. 여기서, 칼라-필터형 액정 디스플레이 패널에 비하여 상기 전압 유지 시간이 상당히 짧으므로, 청색용 셀 전극(E_{11B} 내지 E_{31B})과 각각의 주사 전극 라인(LS₁ 내지 LS₃) 사이들에 형성된 저장 캐퍼시터들(C_{11B} 내지 C_{31B})의 용량만으로도 전압 유지 시간을 충분히 유지할 수 있다.

<64> 청색 조명 시간(T_{BL})에서는, 조명 장치(40)로부터 청색의 배광(back-light)이 청색용 액정 셀들(L_{11B} 내지 L_{31B})을 통하여 액정 디스플레이 패널(10) 앞으로 출사된다.

<65> 도 7은 본 발명의 또 다른 실시예의 필드-순차형 액정 디스플레이 패널(10)의 구성을 보여준다. 도 7에서 도 6과 동일한 참조 부호는 동일한 기능의 대상을 가리킨다. 따라서, 도 6의 필드-순차형 액정 디스플레이 패널(10)과의 차이점만을 설명하면 다음과 같다.

<66> 도 6의 필드-순차형 액정 디스플레이 패널(10)의 경우, 제i(i는 1 이상의 정수) 주사 전극 라인과, 상기 제i 주사 전극 라인의 각각의 셀 전극 사이에 상기 저장 캐페시터들(C_{11R} 내지 C_{31B})이 형성된다. 이에 대하여, 도 7의 필드-순차형 액정 디스플레이 패널(10)의 경우, 제i(i는 1 이상의 정수) 주사 전극 라인과, 제(i+1) 주사 전극 라인의 각각의 셀 전극 사이에 상기 저장 캐페시터들(C_{11R} 내지 C_{31B})이 형성된다. 그 이유는, 도 4 및 8의 비교에서 알 수 있는 바와 같이, 모든 셀 전극들(E_{11R} 내지 E_{31B})의 상단부가 주사 전극 라인들(LS₁, LS₂)과 대향되도록 모든 셀 전극들(E_{11R} 내지 E_{31B})의 상부만을 연장함으로써 본 발명의 실행이 가능하기 때문이다.

<67> 도 8에서 도 4와 동일한 참조 부호는 동일한 기능의 대상을 가리킨다. 도 5 및 8을 참조하면, 하부 글라스 기판(51) 위에 게이트 전극들(G)을 포함한 주사 전극 라인들(LS₁ 내지 LS_n)이 형성된다. 주사 전극 라인들(LS₁, LS₂) 위에는 절연층(52)이 형성되고, 이 절연층(52) 위에 반도체층(SE)이 형성된다. 이 반도체층(SE) 위에는 소오스 전극들(S)을 포함한 데이터 전극 라인들(LD₁ 내지 LD₃), 및 드레인 전극들(D)이 형성된다. 데이터 전극 라인들(LD₁ 내지 LD₃) 및 드레인 전극들(D) 위에는 절연층(52)이 형성되고, 드레인 전극들(D) 위에 금속 콘택(CT)이 형성된다. 데이터 전극 라인들(LD₁ 내지 LD₃) 및 드레인 전극들(D) 위의 절연층(52) 위에는 셀 전극들(E_{11R} 내지 E_{11B})이 형성된다. 셀 전극들(E_{11R} 내지 E_{11B})의 상단부가 주사 전극 라인들(LS₁, LS₂)과 대향되도록 배열됨에 의하여 저장 캐페시터(C_{11R} 내지 C_{31B})가 형성된다. 여기서, 주사 전극 라인들(LS₁, LS₂)과 셀 전극(E_{11R} 내지 E_{11B}) 사이의 간격이 상대적으로 길어서 저장 캐페시터(C_{11R} 내지 C_{31B})의 캐페시턴스가 칼라-필터형 액정 디스플레이에 비하여 작다. 하지만, 상기 전압 유지 시간이 칼라-필터형 액정 디스플레이에 비하여 짧으므로 저장 캐페시터(C_{11R} 내지 C_{31B})의 캐페시턴스가 상대적으로 충분하다.

<68> 도 9는 액티브 매트릭스 액정 디스플레이 패널에서 셀 전극의 전압 유지 시간에 대한 저장 캐페시터의 필요 캐페시턴스의 일 예를 보여준다. 반복적인 실험에 의하면, 어느 한 해상도의 액티브 매트릭스 액정 디스플레이 패널들에 있어서, 칼라-필터형 액정 디스플레이 패널의 경우에는 전압 유지 시간이 단위 프레임의 시간인 약 16.7 밀리-초(ms)임에 비하여, 필드-순차형 액정 디스플레이 패널의 경우에는 전압 유지 시간이 평균 4.5 밀리-초(ms)이었다. 이 경우, 칼라-필터형 액정 디스플레이 패널의 저장 캐페시터의 필요 캐페시턴스가 0.6 피코-페럿(pF)으로 컷음에 반하여, 필드-순차형 액정 디스플레이 패널의 경우에는 0.07 피코-페럿(pF)으로 작았다. 따라서, 별도의 전극 라인들 예를 들어, 공통 전극 라인들을 하부 글라스 기판에 형성하지 않고 기존의 주사 전극 라인들을 사용하여 저장 캐페시터들을 형성하는 것이 가능하다. 반복적인 실험에 의하면, 이 저장 캐페시터의 캐페시턴스가 0.07 피코-페럿(pF) 내지 0.2 피코-페럿(pF)인 것이 적절하다.

<69> 본 발명은, 상기 실시예에 한정되지 않고, 청구범위에서 정의된 발명의 사상 및 범위 내에서 당업자에 의하여 변형 및 개량될 수 있다.

【발명의 효과】

<70> 이상 설명된 바와 같이, 본 발명에 따른 필드-순차형 액정 디스플레이 패널에 의하면, 필드-순차형 액정 디스플레이 패널의 구동 특성에 부합하여 저장 캐페시터가 셀 전극과 이 셀 전극에 인접되는 주사 전극 라인 사이에 형성된다. 이에 따라, 저장 캐페시터들의 형성을 위하여 전극 라인들 예를 들어, 공통 전극 라인들이 별도로 형성될 필요가 없으므로, 필드-순차형 액정 디스플레이 패널의 개구율이 높아져서 휙도 성능이 향상될 수 있다.

【특허 청구범위】**【청구항 1】**

각각의 셀 영역이 박막 트랜지스터 및 셀 전극을 포함하고, 상기 박막 트랜지스터의 드레인 또는 소오스가 상기 셀 전극에 연결되며, 각각의 주사 전극 라인에 상기 박막 트랜지스터들의 게이트들이 연결되고, 각각의 데이터 전극 라인이 상기 박막 트랜지스터들의 소오스들 또는 드레인들에 연결되는 필드-순차형(Field-Sequential) 액정 디스플레이 패널에 있어서,

상기 각각의 셀 전극과 상기 각각의 셀 전극에 인접되는 주사 전극 라인 사이에 상기 각각의 셀 전극에 인가되는 전압을 유지시키기 위한 저장 캐퍼시터들이 형성된 필드-순차형 액정 디스플레이 패널.

【청구항 2】

제1항에 있어서,

제i(i는 1 이상의 정수) 주사 전극 라인과, 제(i+1) 주사 전극 라인의 각각의 셀 전극 사이에 상기 저장 캐퍼시터들이 형성된 필드-순차형 액정 디스플레이 패널.

【청구항 3】

제2항에 있어서,

상기 제i(i는 1 이상의 정수) 주사 전극 라인과, 상기 제(i+1) 주사 전극 라인의 각각의 셀 전극들의 일 단부들이 서로 대향되도록 배열된 필드-순차형 액정 디스플레이 패널.

【청구항 4】

제1항에 있어서,

제i(i는 1 이상의 정수) 주사 전극 라인과, 상기 제i 주사 전극 라인의 각각의 셀 전극 사이에 상기 저장 캐퍼시터들이 형성된 필드-순차형 액정 디스플레이 패널.

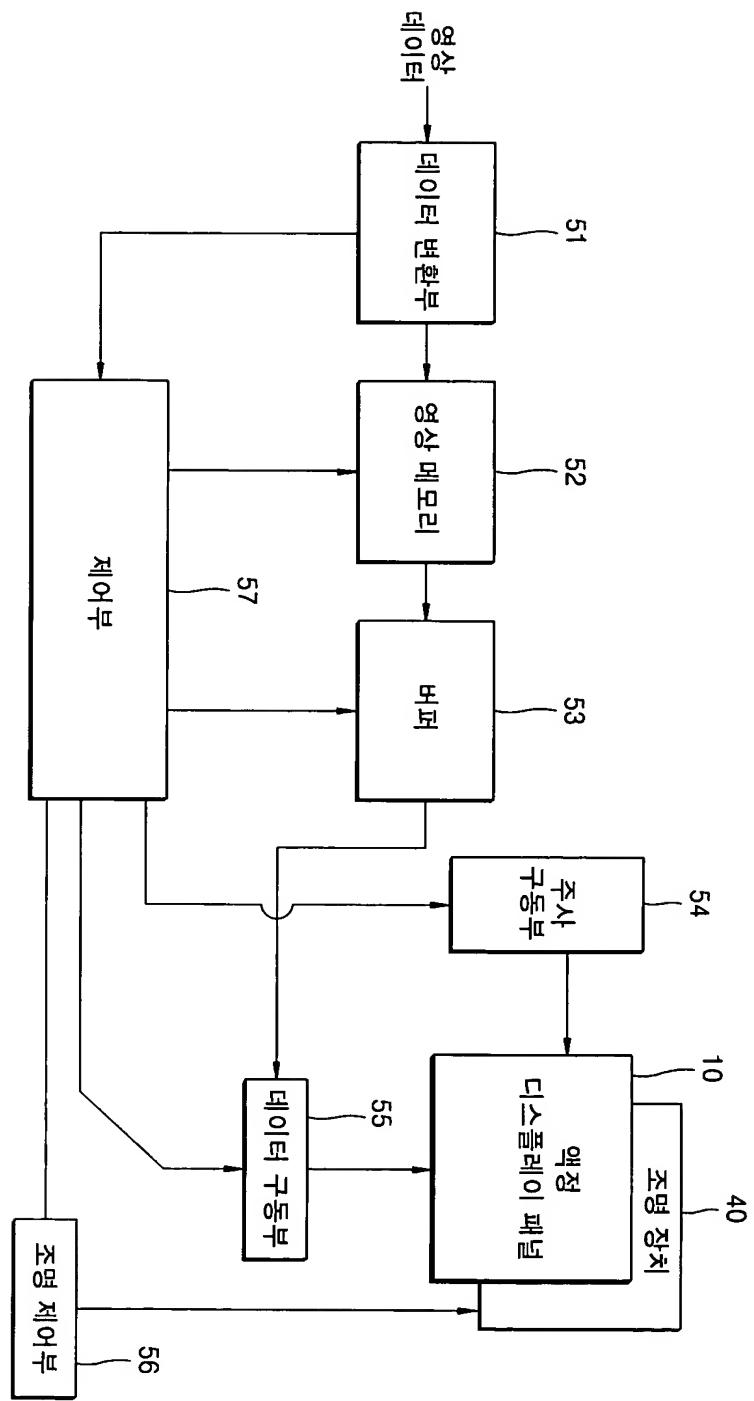
【청구항 5】

제1항에 있어서, 상기 저장 캐퍼시터의 캐퍼시턴스가,

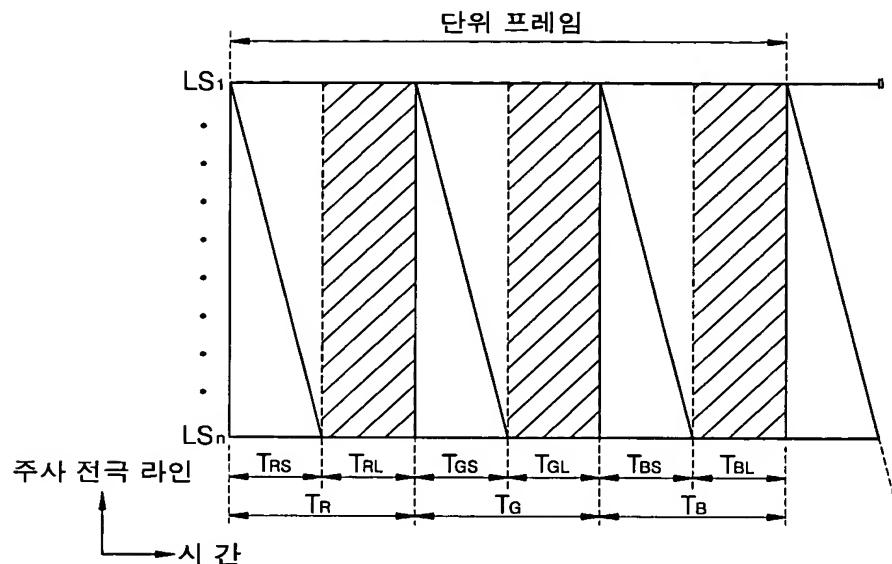
0.07 피코-파럿(pF) 내지 0.2 피코-파럿(pF)인 필드-순차형 액정 디스플레이 패널.

【도면】

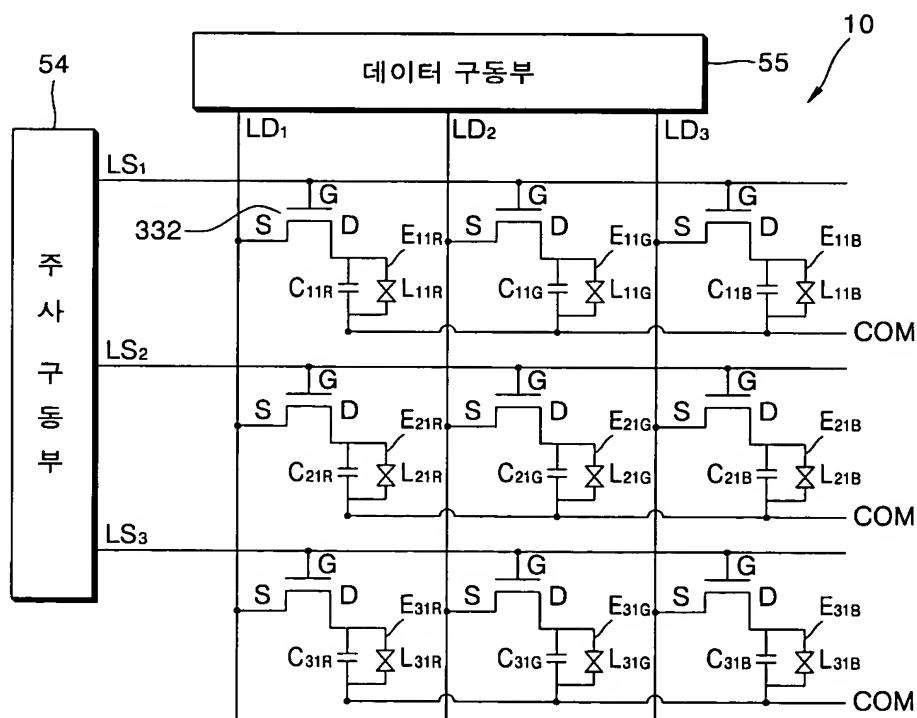
【도 1】



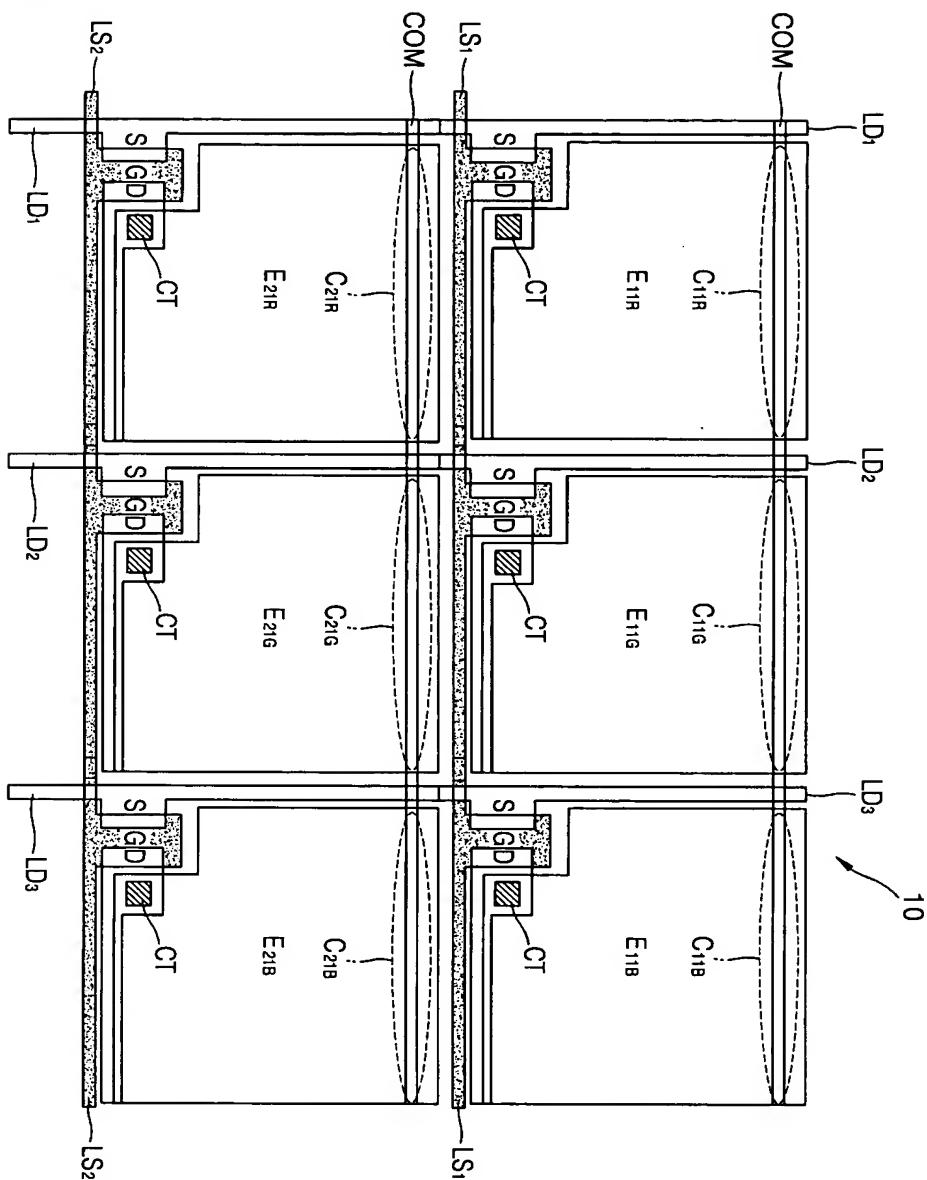
【도 2】



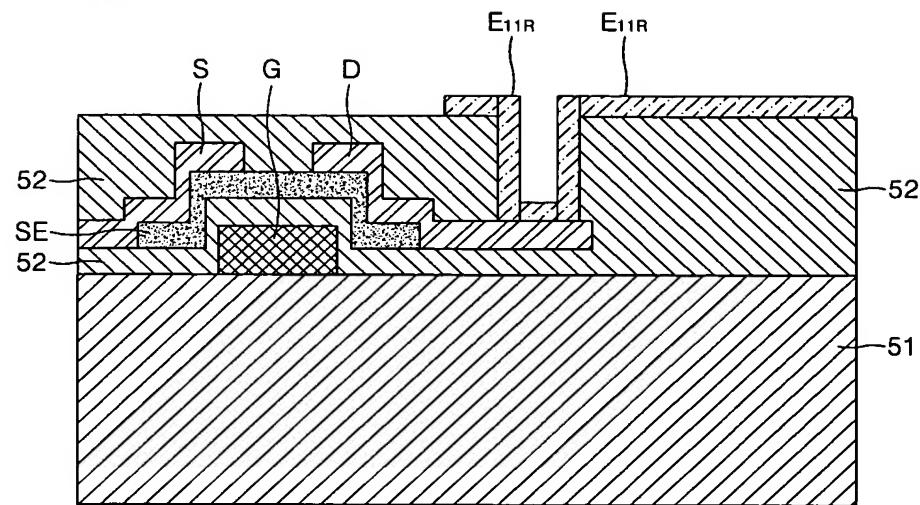
【도 3】



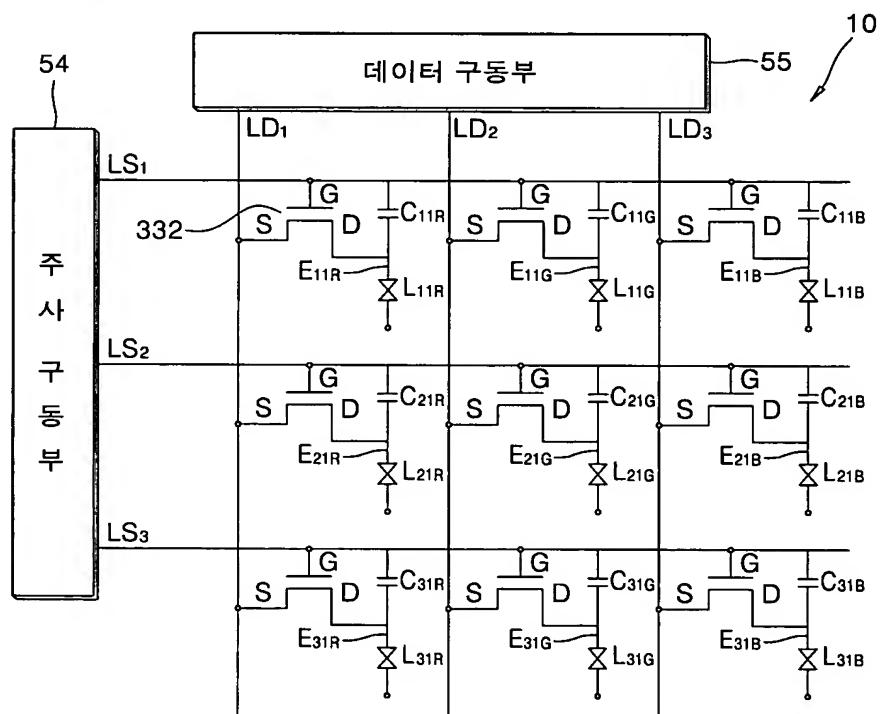
【부 4】



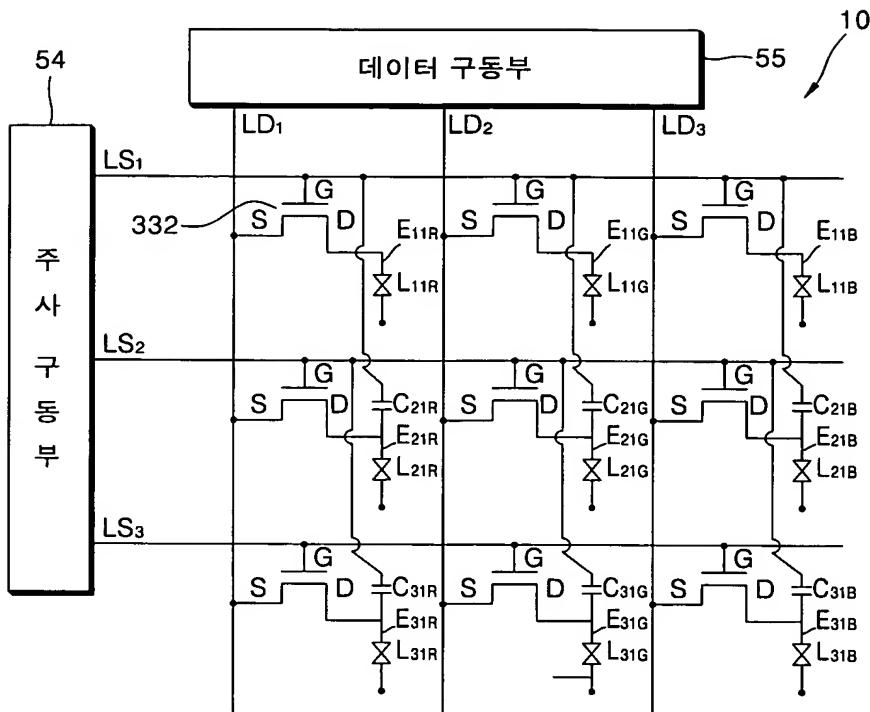
【도 5】



【도 6】



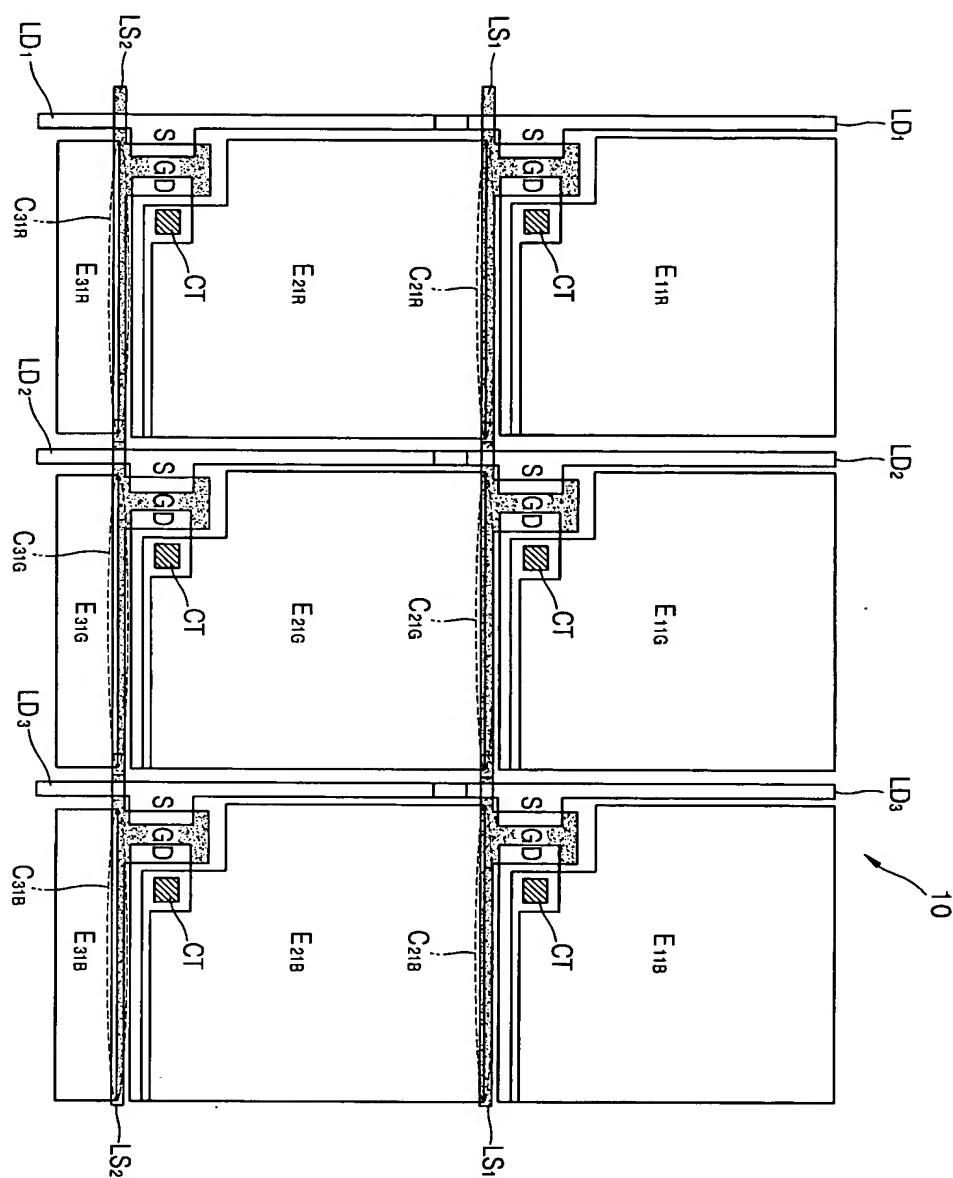
【도 7】



1020030047717

출력 일자: 2003/10/15

【도 8】



1020030047717

출력 일자: 2003/10/15

【도 9】

